

Curriculum Vitae Europass



Informazioni personali

Cognome/Nome **Lattuada Marco**

E-mail marco.lattuada@polimi.it

Cittadinanza Italiana

Data di nascita 06/08/1981

Sesso Maschile

Esperienza professionale

Date Novembre 2017 – Oggi

Lavoro o posizione ricoperti Collaboratore alla Ricerca

Principali attività e responsabilità Ricerca teorica e progetto/sviluppo di software nell'ambito delle metodologie per la stima di prestazioni di applicazioni Big Data su cloud e su GPU
Collaborazione ai progetti di ricerca:

- EUBra-BIGSEA: Europe-Brazil Collaboration of Big-Data Scientific Research through Cloud-Centric Applications <http://www.eubra-bigsea.eu/>
- DICE: Developing Data-Intensive Cloud Applications with Iterative Quality Enhancements <http://www.dice-h2020.eu/>
- Atmosphere: Adaptive, Trustworthy, Manageable, Orchestrated, Secure, Privacy-assuring Hybrid, Ecosystem for Resilient Cloud Computing <https://www.atmosphere-eubrazil.eu>

Nome e indirizzo del datore di lavoro Dipartimento di Elettronica, Informazione e Bioingegneria - Politecnico di Milano

Date Giugno 2011 – Maggio 2017

Lavoro o posizione ricoperti Assegnista alla Ricerca

Principali attività e responsabilità Ricerca teorica e progetto/sviluppo di software nell'ambito del framework Panda (<http://panda.dei.polimi.it>), in particolare su: partizionamento HW/SW, analisi e stima di prestazioni, generazione automatica di acceleratori per applicazioni big data, sintesi ad alto livello e sintesi logica.
Collaborazione ai progetti di ricerca:

- Synaptic - SYNthesis using Advanced Process Technology Integrated in regular Cells, IPs, architectures, and design platforms - http://cordis.europa.eu/project/rcn/93544_en.html
- ESA/ESTEC/Contract N. 4000100797 – Development of methodologies and tools for predictable, real-time LEON-DSP based embedded systems
- ESA/ESTEC/Contract Call-Off Order 4 “Multicore and Schedulability Analysis” for TASTE project.

Nome e indirizzo del datore di lavoro Dipartimento di Elettronica, Informazione e Bioingegneria - Politecnico di Milano

Date Marzo 2012 – Giugno 2017

Lavoro o posizione ricoperti Esercitatore

Principali attività e responsabilità	Esercitatore nell'ambito dei corsi "Reti Logiche" (a.a. 2013-2014, 2014-2015, 2015-2016, 2016-2017), "Advanced Algorithms" (a.a. 2011-2012, 2012-2013, 2013-2014), "Progettazione Hardware 1" (a.a. 2013-2014), "Progettazione Hardware 2" (a.a. 2013-2014), "Advanced Algorithms and Parallel Programming" (a.a. 2014-2015, 2015-2016, 2016-2017, 2017-2018), "Digital System Design Methodologies 1" (a.a. 2014-2015, 2015-2016, 2016-2017), "Digital System Design Methodologies 2" (a.a. 2014-2015, 2015-2016, 2016-2017).
Nome e indirizzo del datore di lavoro	Dipartimento di Elettronica, Informazione e Bioingegneria - Politecnico di Milano
Date	Settembre 2012 – Novembre 2013
Lavoro o posizione ricoperti	Visiting Researcher
Principali attività e responsabilità	Sviluppo di metodologie per la generazione automatica di codice per sistemi digitali dedicati eterogenei in ambito aerospaziale
Nome e indirizzo del datore di lavoro	ESA/ESTEC – Noordwijk – Paesi Bassi
Date	Novembre 2012 – Dicembre 2012 Marzo 2013 – Aprile 2013
Lavoro o posizione ricoperti	Visiting Researcher
Principali attività e responsabilità	Sviluppo di metodologie per la generazione automatica di codice per sistemi digitali dedicati eterogenei in ambito aerospaziale
Nome e indirizzo del datore di lavoro	Recore System – Enschede – Paesi Bassi
Date	Marzo 2007 – Marzo 2011
Lavoro o posizione ricoperti	Assegnista alla Ricerca
Principali attività e responsabilità	Ricerca teorica e progetto/sviluppo di software nell'ambito del framework Panda (https://trac.ws.dei.polimi.it/panda), in particolare su: partizionamento HW/SW, analisi e stima di prestazioni, sintesi ad alto livello sintesi logica. Collaborazione ai progetti di ricerca: <ul style="list-style-type: none"> • ICODES - Interface and Communication based Design of Embedded Systems http://cordis.europa.eu/project/rcn/71575_en.html • hArtes - Holistic Approach to Reconfigurable Real Time Embedded Systems - http://cordis.europa.eu/project/rcn/79337_en.html • ESA/ESTEC/Contract No. 22167/09/NL/JK. Cache Optimization for LEON Analysis (COLA)
Nome e indirizzo del datore di lavoro	Dipartimento di Elettronica ed Informazione - Politecnico di Milano
Date	Settembre 2006 – Dicembre 2006
Lavoro o posizione ricoperti	Collaboratore alla Ricerca
Principali attività e responsabilità	Supporto e sviluppo di metodologie per il Progetto HARTES.
Nome e indirizzo del datore di lavoro	Dipartimento di Elettronica ed Informazione - Politecnico di Milano
Istruzione e formazione	
Date	Gennaio 2007 – Dicembre 2010
Titolo della qualifica rilasciata	Dottorato di Ricerca in Ingegneria dell'Informazione
Principali tematiche/competenze professionali possedute	Partizionamento Hardware/Software, architetture Hardware, progettazione di Sistemi Embedded, stima di prestazioni. Titolo della Tesi: A Methodology for Performance Estimation of Heterogeneous Multiprocessors Embedded Systems.
Nome e tipo d'organizzazione erogatrice dell'istruzione e formazione	Politecnico di Milano
Livello nella classificazione nazionale o internazionale	Dottorato di Ricerca
Date	2006

Titolo della qualifica rilasciata	Abilitazione all'Esercizio della Professione di Ingegnere dell'Informazione – Sezione A
Nome e tipo d'organizzazione erogatrice dell'istruzione e formazione	Politecnico di Milano
Date	2003-2006
Titolo della qualifica rilasciata	Laurea Specialistica (Magistrale) in Ingegneria Informatica (Luglio 2006), votazione 110 e lode
Principali tematiche/competenze professionali possedute	Argomenti Avanzati di Ingegneria Informatica, in particolare nelle aree: Intelligenza Artificiale, architetture Hardware e progettazione di Sistemi Embedded. Tesi su analisi, progetto e implementazione di strumenti per la progettazione automatica di Sistemi Embedded. Titolo della Tesi: La Sintesi ad Alto Livello: Estensioni al Force Directed Scheduling.
Nome e tipo d'organizzazione erogatrice dell'istruzione e formazione	Politecnico di Milano
Livello nella classificazione nazionale o internazionale	Laurea Specialistica
Date	2000-2003
Titolo della qualifica rilasciata	Laurea di Primo Livello in Ingegneria Informatica (Ottobre 2003), votazione 109/110
Principali tematiche/competenze professionali possedute	Materie di Ingegneria di base e Informatica: Programmazione, Informatica teorica, Ingegneria del Software, Basi di dati, Architetture hardware. Tesi su implementazione di un Intrusion Detection System basato su Reti Neurali. Titolo della Tesi: Implementazione di algoritmi di data mining per l'ampliamento delle funzionalità di un Intrusion Detection System.
Nome e tipo d'organizzazione erogatrice dell'istruzione e formazione	Politecnico di Milano
Livello nella classificazione nazionale o internazionale	Laurea di Primo Livello
Date	1995-2000
Titolo della qualifica rilasciata	Maturità (Luglio 2000), votazione 100/100
Principali tematiche/competenze professionali possedute	Materie Scientifiche ed Umanistiche
Nome e tipo d'organizzazione erogatrice dell'istruzione e formazione	Liceo Scientifico G. Galilei di Legnano (Mi)
Livello nella classificazione nazionale o internazionale	Diploma di Maturità Scientifica

Capacità e competenze personali

Madrelingua Italiano

Altre lingue

Autovalutazione

Livello europeo

Inglese

Comprensione				Parlato				Scritto	
Ascolto		Lettura		Interazione orale		Produzione orale			
C1	Utente Avanzato	C2	Utente Avanzato	C1	Utente Avanzato	C1	Utente Avanzato	C2	Utente Avanzato

Capacità e competenze sociali

Attitudine al lavoro di gruppo, acquisita durante progetti di ricerca e sviluppo software anche di lunga durata, anche ricoprendo ruoli di coordinamento. Abilità nella collaborazione a design e sviluppo software tramite strumenti dedicati.

Capacità e competenze organizzative

Capacità organizzative di coordinare piccoli gruppi di studenti in attività di progettazione e sviluppo software

<p>Capacità e competenze informatiche</p>	<p>Linguaggi di Programmazione: C/C++ a livello molto avanzato, Ottima conoscenza libreria STL e boost; conoscenza di Python, Matlab, PHP, html, java.</p> <p>Strumenti e linguaggi a supporto dell'ingegneria del software (UML, Javadoc, Doxygen), dell'Ingegneria della Conoscenza (XML, RDF).</p> <p>Progettazione Basi di Dati e SQL</p> <p>Linguaggi di Descrizione Hardware: VHDL e Verilog a livello avanzato, SystemC a livello medio. Strumenti per la progettazione, la simulazione e la verifica di architetture Hardware e Sistemi Embedded.</p> <p>Buona Conoscenza di strumenti per l'encoding e l'editing Video</p> <p>Sistemi Operativi: Linux, Windows, DOS Ottima conoscenza dell'ambiente Linux, shell bash, kde e sistemi di versioning (subversioning e git). Software di ufficio (Microsoft Word, PowerPoint, Excel, Access e corrispettivi in OpenOffice/LiberOffice)</p>
<p>Patente</p>	<p>Patente B</p>
<p>Informazioni Aggiuntive</p>	
<p>Pubblicazioni</p>	<p>Pietro Fezzardi, MARCO LATTUADA, Fabrizio Ferrandi "Using Efficient Path Profiling to Optimize Memory Consumption of On-Chip Debugging for High-Level Synthesis", ACM Transaction on Embedded Computing Systems, Vol. 16 Issue 5s, pp 149:1—149:19, 2017</p> <p>MARCO LATTUADA, Fabrizio Ferrandi, Maxime Perrotin "Data Transfers Analysis in Computer Assisted Design Flow of FPGA Accelerators for Aerospace Systems." IEEE Transactions on Multi-Scale Computing Systems", Vol. PP, Issue 99, pp 1–14, 2017.</p> <p>MARCO LATTUADA, Fabrizio Ferrandi "Exploiting Vectorization in High Level Synthesis of Nested Irregular Loops." Journal of Systems Architecture, Vol. 75, pp 1–14, 2017.</p> <p>Marco Minutoli, Vito Giovanni Castellana, Antonino Tumeo, MARCO LATTUADA, Fabrizio Ferrandi "Efficient Synthesis of Graph Methods: A Dynamically Scheduled Architecture" ICCAD 2016, Austin, USA</p> <p>Marco Minutoli, Vito Giovanni Castellana, Antonino Tumeo, MARCO LATTUADA, Fabrizio Ferrandi "A Dynamically Scheduled Architecture for the Synthesis of Graph Database Queries" CODES 2016, Pittsburg, USA</p> <p>Marco Minutoli, Vito Giovanni Castellana, Antonino Tumeo, MARCO LATTUADA, Fabrizio Ferrandi "Enabling the High Level Synthesis of Data Analytics Accelerators" FCCM 2016, Washington, USA</p> <p>MARCO LATTUADA, Fabrizio Ferrandi, Maxime Perrotin "Computer assisted design and integration of FPGA accelerators in aerospace systems" AEROSPACE 2016, Big Sky, USA</p> <p>MARCO LATTUADA, Fabrizio Ferrandi "Code Transformations Based on Speculative SDC Scheduling" ICCAD 2015, Austin, USA</p> <p>Vito Giovanni Castellana, Marco Minutoli, Alessandro Morari, Antonino Tumeo, MARCO LATTUADA, Fabrizio Ferrandi "High Level Synthesis of RDF Queries for Graph Analytics" ICCAD 2015, Austin, USA</p>

MARCO LATTUADA, Christian Pilato, Fabrizio Ferrandi
"Performance Estimation of Task Graphs Based on Path Profiling"
International Journal of Parallel Programming

MARCO LATTUADA, Fabrizio Ferrandi
"Exploiting Outer Loops Vectorization in High Level Synthesis"
ARCS 2015, Porto, Portogallo

MARCO LATTUADA, Fabrizio Ferrandi
"Modeling Resolution of Resources Contention in Synchronous Data Flow Graphs"
Journal of Signal Processing Systems

MARCO LATTUADA, Fabrizio Ferrandi
"Modeling Pipelined Applications with Synchronous Data Flow Graphs"
SAMOS 2013, Samos, Grecia

MARCO LATTUADA, Fabrizio Ferrandi
"Performance Estimation of Embedded Software with Confidence Levels"
ASP-DAC 2012, Sydney, Australia

K.L.M. Bertels, V.M. Sima, Y. D. Yankova, G. Kuzmanov, W. Luk, G. Coutinho, F. Ferrandi, C. Pilato,
MARCO LATTUADA, D. Sciuto, A. Michelotti
"HArtes: Software Codesign for Heterogeneous Multicore Platforms"
IEEE Micro, October 2010, Special Issue on European Multicore Processing Projects

MARCO LATTUADA, Fabrizio Ferrandi
"Performance Modeling of Embedded Applications with Zero Architectural Knowledge"
CODES+ISSS 2010, Scottsdale, Arizona, USA

MARCO LATTUADA, Fabrizio Ferrandi
"Fine Grain Analysis of Simulators Accuracy for Calibrating Performance Models"
RSP 2010, Fairfax, Virginia, USA

MARCO LATTUADA, Fabrizio Ferrandi
"Combining Target-independent Analysis with Dynamic Profiling to Build the Performance Model of a DSP"
ICISS 2010, Bradford, United Kingdom

Fabrizio Ferrandi, MARCO LATTUADA, Christian Pilato, and Donatella Sciuto.
"Performance estimation for mapping and scheduling parallel applications on heterogeneous multi-processor systems."
Workshop on The European landscape of reconfigurable computing: Lessons learned, new perspectives and innovations, *held during DATE '10, Dresden, Germany, 2010*

MARCO LATTUADA, Christian Pilato, Antonino Tumeo, Fabrizio Ferrandi
"Performance Modeling of Parallel Applications on MPSoCs"
SOC 2009, Tampere, Finland

Fabrizio Ferrandi, MARCO LATTUADA, Christian Pilato, Antonino Tumeo
"Performance Estimation for Task Graphs Combining Sequential Path Profiling and Control Dependence Regions"
MemoCODE 2009, Cambridge, Massachusetts – USA

Fabrizio Ferrandi, Luca Fossati, MARCO LATTUADA, Gianluca Palermo, Donatella Sciuto, Antonino Tumeo
"Partitioning and Mapping for the hArtes European Project"
Workshop on Directions in FPGAs and Reconfigurable Systems: Design, Programming and Technologies for adaptive heterogeneous Systems-on-Chip and their European Dimensions, held during Design Automation and Test in Europe DATE Nice, France

Fabrizio Ferrandi, Luca Fossati, MARCO LATTUADA, Gianluca Palermo, Donatella Sciuto, Antonino Tumeo
"Automatic Parallelization of Sequential Specification for Symmetric MPSoCs"
IESS, Irvine, CA, USA

Autorizzo al trattamento dati ai sensi del GDPR 2016/679 del 27 Aprile 2016 (Regolamento Europeo relativo alle protezione delle persone fisiche per quanto riguarda il trattamento dei dati personali)
Autorizzo la pubblicazione sul sito istituzione del Politecnico di Milano (sez. Amministrazione Trasparente) in ottemperanza al D. Lgs n. 33 del 14 marzo 2013 (e s.m.i.)

MILANO, 06/07/2018